

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-160215

(43) 公開日 平成7年(1995)6月23日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/18				
G 0 2 F 1/133	5 2 0			
H 0 2 M 3/07		8726-5H		

審査請求 未請求 請求項の数 4 O L (全 10 頁)

(21) 出願番号 特願平5-309076

(22) 出願日 平成5年(1993)12月9日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(71) 出願人 000221199

東芝マイクロエレクトロニクス株式会社

神奈川県川崎市川崎区駅前本町25番地1

(72) 発明者 川崎 正行

大分県大分市大字松岡3500番地 株式会社

東芝大分工場内

(72) 発明者 勝木 修二

神奈川県川崎市幸区堀川町580番1号 株

式会社東芝半導体システム技術センター内

(74) 代理人 弁理士 佐藤 一雄 (外3名)

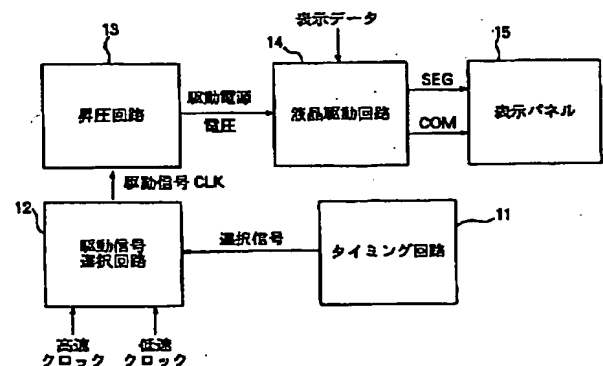
最終頁に続く

(54) 【発明の名称】 昇圧回路装置

(57) 【要約】

【目的】 液晶の表示品質を向上し、消費電流を低減させる。

【構成】 表示パネル15に駆動信号SEG及びCOMを供給する液晶駆動回路14と、この液晶駆動回路14の消費電流に応じて選択信号を生成し出力するタイミング回路11と、タイミング回路11から出力された選択信号に基づいて、周波数の異なる少なくとも2種類の駆動信号CLKのいずれかを選択して出力する駆動信号選択回路12と、出力された駆動信号CLKを与えられ液晶駆動回路14に駆動電源電圧を供給する昇圧回路13とを備える。



BEST AVAILABLE COPY

(2)

## 【特許請求の範囲】

【請求項1】周期的に消費電流が変化する電流負荷回路と、

前記電流負荷回路の消費電流に応じて選択信号を生成し出力するタイミング回路と、

前記タイミング回路から出力された前記選択信号に基づいて、周波数の異なる少なくとも2種類の駆動信号のいずれかを選択して出力する駆動信号選択回路と、

前記駆動信号選択回路から出力された前記駆動信号を与えられ、前記電流負荷回路に電源電圧を供給する昇圧回路とを備えたことを特徴とする昇圧回路装置。

【請求項2】周期的に消費電流が変化する電流負荷回路と、

前記電流負荷回路の消費電流に応じて選択信号を生成し出力するタイミング回路と、

前記タイミング回路から出力された前記選択信号に基づき、前記電流負荷回路の消費電流が所定値よりも大きい場合は周波数の異なる少なくとも2種類の駆動信号のいずれかを選択して出力し、前記電流負荷回路の消費電流が所定値以下である場合は駆動信号の出力を停止する駆動信号選択回路と、

前記駆動信号選択回路から出力された前記駆動信号を与えられ、前記電流負荷回路に電源電圧を供給する昇圧回路とを備えたことを特徴とする昇圧回路装置。

【請求項3】周期的に消費電流が変化する電流負荷回路と、

前記電流負荷回路の消費電流が所定値よりも大きいときに高速クロック選択信号を出力し、前記電流負荷回路の消費電流が所定値以下であるときに低速クロック選択信号を出力するタイミング回路と、

前記タイミング回路から前記低速クロックが出力された場合は第1の周波数を持つ低速クロックを選択し、前記タイミング回路から前記高速クロックが出力された場合は前記第1の周波数よりも周波数の高い少なくとも2種類の高速クロックのいずれかを選択して駆動信号として出力する駆動信号選択回路と、

前記駆動信号選択回路から出力された前記駆動信号を与えられ、前記電流負荷回路に電源電圧を供給する昇圧回路と、

前記タイミング回路から前記高速クロックが出力された場合、前記昇圧回路から出力された電源電圧と基準電圧とを比較し、前記電源電圧が前記基準電圧まで到達するまでの間、前記高速クロックのうち順次周波数の高いものを前記駆動信号として出力するように前記駆動信号選択回路を制御する制御手段とを備えたことを特徴とする昇圧回路装置。

【請求項4】周期的に消費電流が変化する電流負荷回路と、

前記電流負荷回路の消費電流が増大する時点よりも早い時点から所定期間選択信号を出力し、前記所定期間経過

2

後は前記選択信号の出力を停止するタイミング回路と、前記タイミング回路から前記選択信号が出力されている間駆動信号を出力し、前記選択信号が出力されていない間は前記駆動信号の出力を停止する駆動信号選択回路と、

前記駆動信号選択回路から出力された前記駆動信号を与えられ、前記電流負荷回路に電源電圧を供給する昇圧回路とを備えたことを特徴とする昇圧回路装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は昇圧回路装置に関し、液晶駆動回路のように電流の消費が小さい回路への電源供給源として好適なものに関する。

【0002】

【従来の技術】従来は、液晶駆動用に図9に示された構成を持つ2倍昇圧回路が用いられていた。

【0003】まず、スイッチSW1及びスイッチSW2が共に接点a側に接続されていると、容量Caには電荷 $Q_{a1} = C_a \cdot V_a$ が蓄積される。次に、スイッチSW1及びSW2が共に接点b側に接続されると、電荷 $Q_{a1}$ が容量Ca及びCbに分配される。ここで、容量Ca及びCbが同一であるとする、出力端子Vbの電圧Vb1は、電圧Vaと同一になる。

【0004】次に、スイッチSW1及びSW2が共に接点a側に接続されると、容量Caには電荷 $Q_{a2} = C_a \cdot V_a$ が蓄積され、容量Cbには電荷 $Q_{b2} = C_b \cdot V_a$ が蓄積される。

【0005】スイッチSW1及びSW2が接点b側に接続されると、電荷が分配されて出力端子Vbの出力電圧Vb2は、 $V_b = 3/2 \cdot V_a$ となる。

【0006】以上の動作を繰り返していくと、出力電圧Vbn (nは3以上の整数)は $2 \cdot V_a$ に次第に接近していきほぼ等しくなる。

【0007】図10に、図9に示された2倍昇圧回路をMOS型トランジスタを用いて構成した例を示す。スイッチSW1はPチャネルトランジスタP3及びNチャネルトランジスタN1で構成され、スイッチSW2はPチャネルトランジスタP1及びP2から成っている。また、このスイッチSW1及びSW2は、制御回路41によりその動作を制御される。制御回路41は、レベルシフト回路41aとインバータINV1を有し、レベルシフト回路41aに駆動信号CLKを入力されて動作する。

【0008】この回路で、初期状態は端子Vaにのみ電源電圧Vaが印加され、出力端子Vbは接地電位に等しい状態にある。レベルシフト回路41aの出力端子にゲートを接続されたPチャネルトランジスタP2と、インバータINV1の出力端子にゲートを接続されたPチャネルトランジスタP1は、共にロウレベルをゲートに印加されてオン状態にある。これにより、出力端子Vbか

(3)

3

らは電圧 $V_a$ が出力される。

【0009】次に、駆動信号CLKの電位が電圧 $V_a$ になると、この電圧 $V_a$ がスイッチSW1のNチャネルトランジスタN1のゲートと制御回路41のレベルシフト回路41aに入力される。NチャネルトランジスタN1とPチャネルトランジスタP1がオンする。この状態は、図9においてスイッチSW1及びSW2が共に接点a側に接続された状態に相当する。

【0010】駆動信号CLKが接地電位になると、PチャネルトランジスタP2及びPチャネルトランジスタP3がオンし、図9においてスイッチSW1及びSW2が共に接点b側に接続された状態になる。この動作を繰り返すことで、上述したように出力端子Vbからは電圧 $2 \cdot V_a$ にほぼ等しい電圧が出力される。

【0011】図11に、液晶表示パネルの等価回路の構成を示す。表示パネル50には、液晶駆動信号COM1～COMnを供給する信号線と駆動信号SEG1～SEGnを供給する信号線とがマトリクス状に配線されている。各々の信号線の交差部には、1画素分の液晶が存在し、これを容量負荷51として表示する。

【0012】図12(a)に、このような液晶を駆動する信号COM1～COMn及び信号SEG1～SEGnの動作波形を示す。ここで、電圧 $V_a$ は上述のように外部から与えられた電源電圧であり、電圧 $V_b$ 、 $V_c$ はそれぞれ2倍昇圧回路、3倍昇圧回路の出力電圧に相当する。

【0013】信号線が交差した部分に設けられた1画素分の液晶は、駆動信号SEGと信号COMとの電位差が最大電圧 $V_c$ になった場合に光を解放する状態になり、電圧 $V_b - V_c$ の場合に遮断状態になる。

【0014】ところで、このような液晶駆動回路の消費電流 $I_{disp}$ は、液晶が容量性負荷であることから $I_{disp} = f_D \cdot C_L \cdot V_D$ として表される。但し、ここで周波数 $f_D$ は駆動信号COM及びSEGの周波数であり、容量 $C_L$ は液晶の持つ容量であり、電圧 $V_D$ は表示電位であるとする。このように、液晶は容量性負荷であるため、図12(b)のように駆動信号SEG及びCOMの電位が変化する時のみ電流が流れて電流が消費される。

【0015】また、上述した駆動回路に電源を供給するための昇圧回路の出力電圧は、液晶駆動回路の消費電流が最大の時に大きく変化したときにも表示品質が悪化しないように、 $\pm 0.1V$ 以下に抑える必要がある。そこで、このような条件を満たすように、容量 $C_a$ 及び $C_b$ の値と昇圧回路の駆動信号の周波数とを設定しなければならない。

【0016】図10に示された昇圧回路における消費電流 $I_p$ は、

$$I_p = f_{CLK} \cdot C_p \cdot V_p \quad \dots (1)$$

というように表すことができる。

4

【0017】ここで、 $f_{CLK}$ は昇圧駆動信号の周波数であり、 $C_p$ は容量 $C_a$ 、制御回路41及びスイッチSW1、SW2に寄生する容量であり、 $V_p$ は電源電圧であるとする。

【0018】以上のように、消費電流の大きさは、駆動回路及び昇圧回路共に $f \cdot C \cdot V$ として表わされ、表示電源電圧の変動幅を $\pm 0.1V$ 以下にするためには、次のような条件を満たす必要がある。

【0019】駆動回路駆動信号COM及びSEGの周波数 $f_D < \text{昇圧回路駆動信号の周波数}$

$$f_{CLK} \quad \dots (2)$$

$$\text{液晶容量 } C_L < \text{昇圧回路の容量} \quad \dots (3)$$

この条件から、昇圧回路の消費電流が全体の消費電流に占める割合は大きいことがわかる。

【0020】

【発明が解決しようとする課題】しかし、従来は図13に示されるように、昇圧回路62には分周回路61から出力される駆動信号を一樣に与えていた。このため、図14に示されるように消費電流 $I_{disp}$ の値にかかわらず駆動信号の周波数は一定であり、消費電流を低減することはできなかった。

【0021】本発明は上記事情に鑑みてなされたもので、液晶の表示品質を低下させることなく消費電流を低減させることができる昇圧回路装置を提供することを目的とする。

【0022】

【課題を解決するための手段】本発明の昇圧回路装置は、周期的に消費電流が変化する電流負荷回路と、前記電流負荷回路の消費電流に応じて選択信号を生成し出力するタイミング回路と、前記タイミング回路から出力された前記選択信号に基づいて、周波数の異なる少なくとも2種類の駆動信号のいずれかを選択して出力する駆動信号選択回路と、前記駆動信号選択回路から出力された前記駆動信号を与えられ、前記電流負荷回路に電源電圧を供給する昇圧回路とを備えたことを特徴としている。

【0023】

【作用】電流負荷回路の消費電流に応じて異なる周波数の駆動信号が選択されて昇圧回路に与えられることで、昇圧回路における消費電流が低減され、全体の消費電流が低減される。

【0024】

【実施例】以下、本発明の一実施例について図面を参照して説明する。図1に、本発明の第1の実施例による昇圧回路装置の構成を示す。液晶駆動回路14は、表示パネル15が表示すべきデータを入力され、駆動信号SEG及びCOMを表示パネル15に与えて駆動するものである。昇圧回路13は図示されていない電源電圧を与えられ、昇圧したものを駆動電源電圧として液晶駆動回路14に与えるものである。昇圧回路13は、駆動信号により駆動を制御されるが、この駆動信号は駆動信号選択

(4)

5

回路12から出力される。

【0025】駆動信号選択回路12には、周波数の異なる高速クロック信号と低速クロック信号とが入力される。駆動信号選択回路は、タイミング回路11から与えられる選択信号に基づいて、入力された高速クロック信号と低速クロック信号のうちいずれかを選択して駆動信号CLKとして昇圧回路13に出力する。

【0026】タイミング回路11は、図2(a)及び(b)に示されたように、液晶駆動回路14の消費電流 $I_{disp}$ が大きいときに駆動信号選択回路12から高速クロック信号が駆動信号CLKとして昇圧回路13に出力され、消費電流 $I_{disp}$ が小さいときに低速クロック信号が出力されるように選択信号を出力する。具体的には、液晶駆動回路14から出力される駆動信号SEG及びCOMの電位が変化するとき、この回路14で消費される電流 $I_{disp}$ が大きくなる。そこで、これらの信号SEG及びCOMの電位の変化に応じて、タイミング回路11が選択信号を生成し出力する。

【0027】本実施例のように、液晶駆動回路14の消費電流 $I_{disp}$ の大小に応じて、昇圧回路13に供給される駆動信号CLKの周波数を変えることで、昇圧回路13の消費電流を小さくすることができる。上述したように、昇圧回路13で消費される電流は全体の消費電流に占める割合が大きく、本実施例によれば全体の消費電流を大幅に低減することができる。

【0028】本発明の第2の実施例による昇圧回路装置は、図3に示されるような駆動信号選択回路12aを備えている。この駆動信号選択回路12aは、第1の実施例における駆動信号選択回路12と比較し、周波数の異なる複数の高速クロック1, 2, ..., n (nは1以上の整数)が低速クロックと共に入力される点が相違する。そして、タイミング回路11から与えられた選択信号に基づいて、高速クロック1, 2, ..., n及び低速クロックのうちいずれか一つを駆動信号CLKとして出力する。液晶駆動回路14から出力される駆動信号SEG及びCOMのレベルの変化によって、液晶駆動回路14における消費電流の大きさに違いが生じる。そこで、消費電流が最も大きい場合には最も周波数の高い高速クロックnを選択し、消費電流が最も小さい場合は低速クロックを選択する。その中間の領域では、消費電流の大きさに応じて、高速クロック1~n-1のうちいずれかを選択する。

【0029】本発明の第3の実施例による昇圧回路装置は、図3に示された駆動信号選択回路12bを備えている。この駆動信号選択回路12bは、低速クロックは入力されず、複数の高速クロックのみを入力される。この昇圧回路装置では、駆動信号SEG及びCOMのレベルが変化せず液晶駆動回路14の消費電流が小さいときは、昇圧回路13の動作を停止させることで消費電流の低減を図っている。そこで、消費電流が小さいときは、

6

タイミング回路13からの選択信号に基づいて、駆動信号選択回路12からレベルを固定した駆動信号が昇圧回路13に与えられて昇圧回路13の昇圧動作が停止する。消費電流が大きいときは、駆動信号選択回路12に入力された複数の高速クロックのうちいずれか最適なものが選択されて駆動信号CLKとして昇圧回路13に出力される。

【0030】ここで、表示パネル15を駆動する駆動信号SEG及びCOMのパルス幅dutyは、その電位によって変化する。図12(a)に示された駆動信号COM1~COMn、SEG1~SEGnのように、レベルが3段階に分かれている場合、パルス幅dutyは約2msecである。よって、この駆動信号COM1~COMn、SEG1~SEGnは、約2msec周期でレベルが変化する。そして、液晶駆動回路14における消費電流 $I_{disp}$ は、図12(b)に示されたように駆動信号COM1~COMn、SEG1~SEGnが変化した時に約100 $\mu$ secの期間に渡って増大する。

【0031】本発明の第3の実施例に従い、駆動信号COM1~COMn、SEG1~SEGnのレベルが変化せず液晶駆動回路14の消費電流が少ないときに昇圧回路13の昇圧動作を停止させると、昇圧回路14の消費電流を約1/20に抑えることができる。

【0032】次に、本発明の第4の実施例による昇圧回路装置の構成を図5に示す。この第4の実施例は、消費電流を抑制するという目的の他に、表示品質を向上させることも目的としている。上述したように、昇圧回路から出力される駆動電源電圧が大きく変動すると、表示品質が劣化する。このため、駆動電源電圧の変動幅を±0.1Vに抑える必要があり、昇圧回路30に与える駆動信号の周波数を速くすることが望ましい。

【0033】そこで、本実施例では表示パネルに表示させる時、即ち液晶駆動回路28の消費電流が大きい時に、その値に応じて順次周波数の高い駆動信号CLKを昇圧回路に与え、消費電流が小さい値で一定である時は周波数の低い駆動信号を与える。これにより、昇圧回路における消費電流の抑制と、表示品質の劣化の防止とを共に実現している。

【0034】本実施例は、表示パネル29、液晶駆動回路28、内蔵昇圧回路23、昇圧回路30、駆動信号選択回路27、タイミング回路21の他に、比較回路22、遅延回路24、加算回路25、及び分周回路26を備えている。

【0035】分周回路26は、基本クロックを与えられて周波数の異なる低速クロック、高速クロック1~4を出力するものである。この低速クロック及び高速クロック1~4が、駆動信号選択回路27に入力される。駆動信号選択回路27は、タイミング回路21から出力される高速/低速クロック選択信号に基づいて、低速クロックと、高速クロック1~4のいずれかを選択する。さら

(5)

7

に、高速クロック1～4を選択した場合には、加算回路25から出力される高速クロック選択信号に基づいていずれかを選択する。

【0036】ここで、高速クロック選択信号は次のようにして生成される。タイミング回路21は、表示パネル29に画面の表示をさせない間は低速クロック選択信号を出力し、表示をさせるときに高速クロック選択信号を発生する。具体的には、上述のように液晶駆動回路28から表示パネル29に与える駆動信号SEG及びCOMのレベルが変化し、液晶駆動回路28における消費電流が増大する時に、高速クロック選択信号を出力する。さらに、この時にイネーブル信号を比較回路22に出力する。

【0037】比較回路22は、内蔵昇圧回路23が出力した基準電圧と、昇圧回路30から出力された駆動電源電圧とを比較し、比較した結果を加算回路25に与える。昇圧回路30から出力された駆動電源電圧がまだ十分に昇圧されておらず、基準電圧よりも低い間は、加算回路25に加算を命じる。これにより、加算回路25は、高速クロック1から開始して、遅延回路24を経て順次周波数の高い高速クロック2、3、…を選択するような高速クロック選択信号を駆動信号選択回路27に出力する。駆動信号選択回路27から出力される駆動信号の周波数が高くなると、昇圧回路30の電流供給能力が上昇する。この結果、表示品質が向上する。

【0038】駆動電源電圧が十分に昇圧されて基準電圧に到達すると、比較回路22から加算回路25へ加算を中止する命令が下され、この時点における高速クロックを出力するように駆動信号選択回路27へ指令が下る。

【0039】このように、表示パネル29に表示させる時には高い周波数の駆動信号を昇圧回路30に与えて表示品質を高め、表示させない時は低い周波数の駆動信号を昇圧回路30に与えて昇圧回路30での消費電流を低減する。各々の時点において最適な周波数を持つ駆動信号が昇圧回路30に与えることで、表示品質の向上及び消費電流の低減を共に達成することができる。

【0040】次に、本発明の第5の実施例について説明する。本実施例は、昇圧回路から出力される駆動電源電圧の電位が安定し、表示品質が向上することを目的としており、図6に示されたような構成を備えている。ここで、図1に示された第1の実施例と比較し、タイミング回路31が駆動信号選択回路12に出力する選択信号の生成が異なっている。

【0041】図7に、本実施例における液晶駆動回路14の消費電流と、タイミング回路31から出力される選択信号、駆動信号選択回路12から出力される駆動信号CLK、昇圧回路13から出力される駆動電源電圧、及び表示パネル15における表示出力との関係を示す。ここで、期間Bは表示パネル15に与える駆動信号SEG及びCOMが変化をしない期間であり、さらに液晶駆動

8

回路14での消費電流がある程度存在するものとする。

【0042】図中、時点Xにおいて消費電流が増大している。この時点Xは、表示パネル15に与えられる駆動信号SEG及びCOMのレベルが変化している時点に相当する。

【0043】第1～第4の実施例では、時点X以降表示を行う所定期間において、選択信号がハイレベルになり、駆動信号CLKが出力される。この場合には、駆動電源電圧は、図中点線で示されたように必要なレベルまで十分に到達せずに、表示出力も所望のレベルに到達するまでに時間を要する。

【0044】これに対し、第5の実施例では選択信号が時点Xよりも期間Cだけ早い時点からハイレベルに変化し、この時点から駆動信号CLKが出力される。ここで、期間Cは駆動信号の半周期以上長い方が好ましい。このように、期間Cだけ速く駆動信号CLKを昇圧回路13に与えることで、期間Bの間低下した駆動電源電圧のレベルが時点Xでは十分なレベルに到達する。この結果、表示出力の応答性が向上する。

【0045】本発明の第6の実施例は、図8に示されたように期間Bにおける消費電流が極めて小さい場合に適用されるものである。この実施例では、第5の実施例よりも短い期間Cだけ時点Xよりも速い時点から駆動信号CLKが出力される。この期間Cは、少なくとも駆動信号CLKの半周期よりも短く設定される。

【0046】さらに、第5の実施例では消費電流がある程度小さいBの期間は駆動信号CLKをロウレベルに保持している。これにより、消費電流をより低減することができる。第6の実施例では、期間Bは駆動信号CLKをハイレベルに保持している。これにより、図9において、スイッチSW1及びSW2が接点b側に接続され容量Ca及びCbにより2Vaの電圧がVbより出力された状態になる。このため、期間Bの間に駆動電源電圧のレベルが低下せずハイレベルで保持される。これにより、CLKを出力する期間Cが短くとも、時点Xにおける駆動電源電圧が十分に昇圧されたレベルまで到達し、高い表示出力の応答性を得ることができる。

【0047】上述した実施例は一例であって本発明を限定するものではなく、種々の変形が可能である。タイミング回路から与えられた選択信号に応じて駆動信号選択回路が選択する駆動信号は、周波数の異なる2種類以上のものから選択されるものであればよい。

【0048】

【発明の効果】以上説明したように本発明の昇圧回路装置は、電流負荷回路の消費電流に応じて周波数の異なる駆動信号が選択されて昇圧回路に与えられることで、全体の消費電流に占める割合の高い昇圧回路における消費電流が低減される。

【図面の簡単な説明】

【図1】本発明の第1の実施例による昇圧回路装置の構

50

(6)

9

成を示したブロック図。

【図2】同昇圧回路装置における消費電流と駆動信号CLKとの関係を示したタイムチャート。

【図3】本発明の第2の実施例による昇圧回路装置における駆動信号選択回路を示したブロック図。

【図4】本発明の第3の実施例による昇圧回路装置における駆動信号選択回路を示したブロック図。

【図5】本発明の第4の実施例による昇圧回路装置の構成を示したブロック図。

【図6】本発明の第5の実施例による昇圧回路装置の構成を示したブロック図。

【図7】同昇圧回路装置における消費電流、選択信号、駆動信号、駆動電源電圧、表示出力の関係を示したタイムチャート。

【図8】本発明の第6の実施例による昇圧回路装置における消費電流、選択信号、駆動信号、駆動電源電圧、表示出力の関係を示したタイムチャート。

【図9】従来の昇圧回路装置の構成を示した回路図。

【図10】同昇圧回路装置の詳細な構成を示した回路図。

【図11】液晶表示パネルの等価回路の構成を示した回路図。

【図12】同液晶表示パネルを駆動する信号と、液晶駆

10

動回路における消費電流との関係を示したタイムチャート。

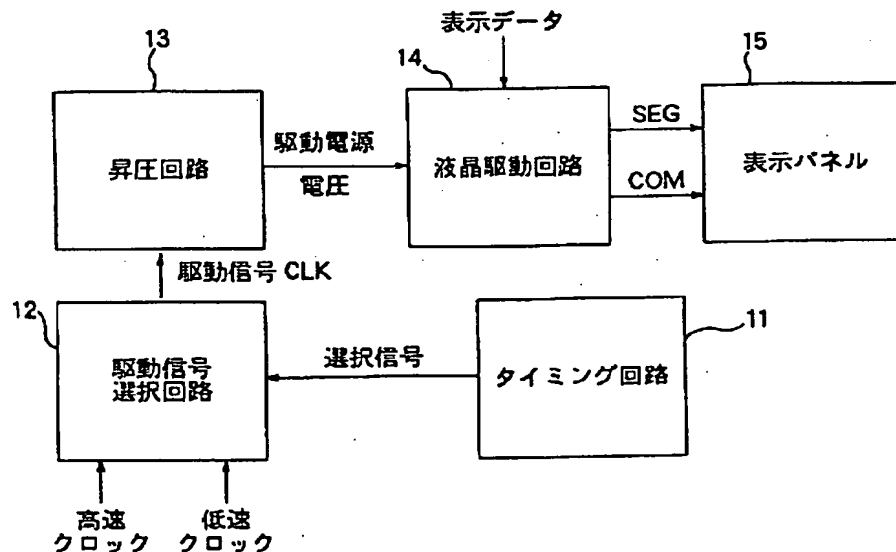
【図13】従来の昇圧回路装置の構成を示した回路図。

【図14】同昇圧回路装置における液晶駆動回路の消費電流と、昇圧回路に供給される駆動信号との関係を示したタイムチャート。

【符号の説明】

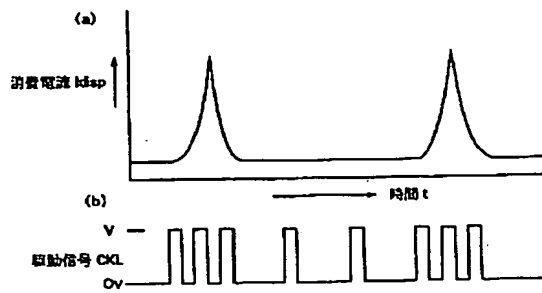
- 11 タイミング回路
- 12, 12a, 12b 駆動信号選択回路
- 13 昇圧回路
- 14 液晶駆動回路
- 15 表示パネル
- 21, 31 タイミング回路
- 22 比較回路
- 23 内蔵昇圧回路
- 24 遅延回路
- 25 加算回路
- 26 分周回路
- 27 駆動信号選択回路
- 28 液晶駆動回路
- 29 表示パネル
- 30 昇圧回路

【図1】

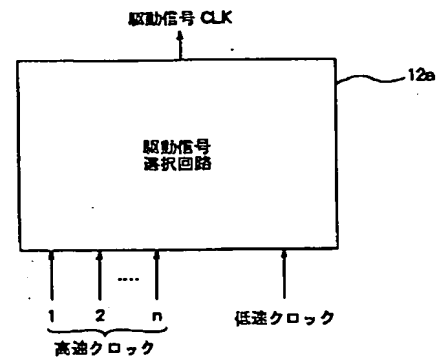


(7)

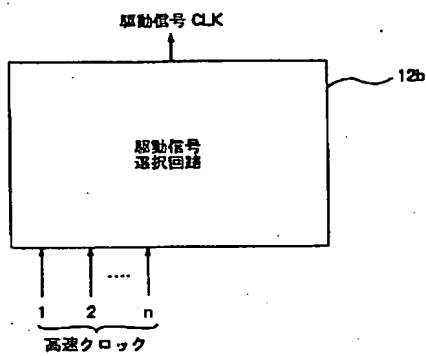
【図2】



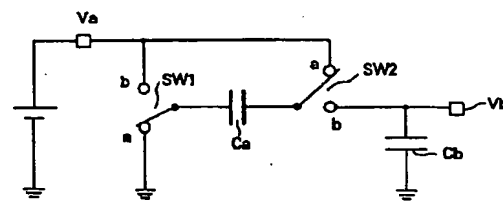
【図3】



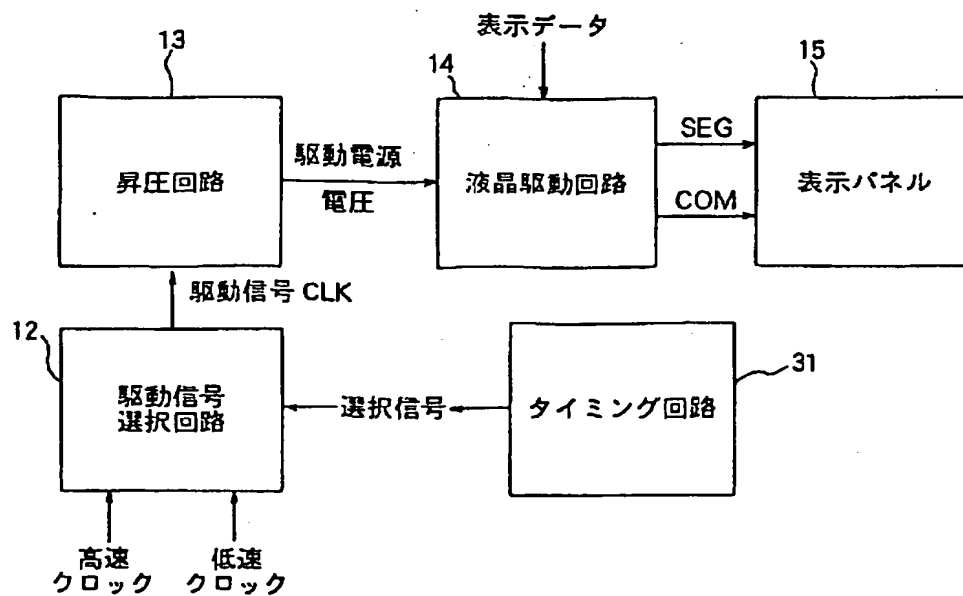
【図4】



【図9】

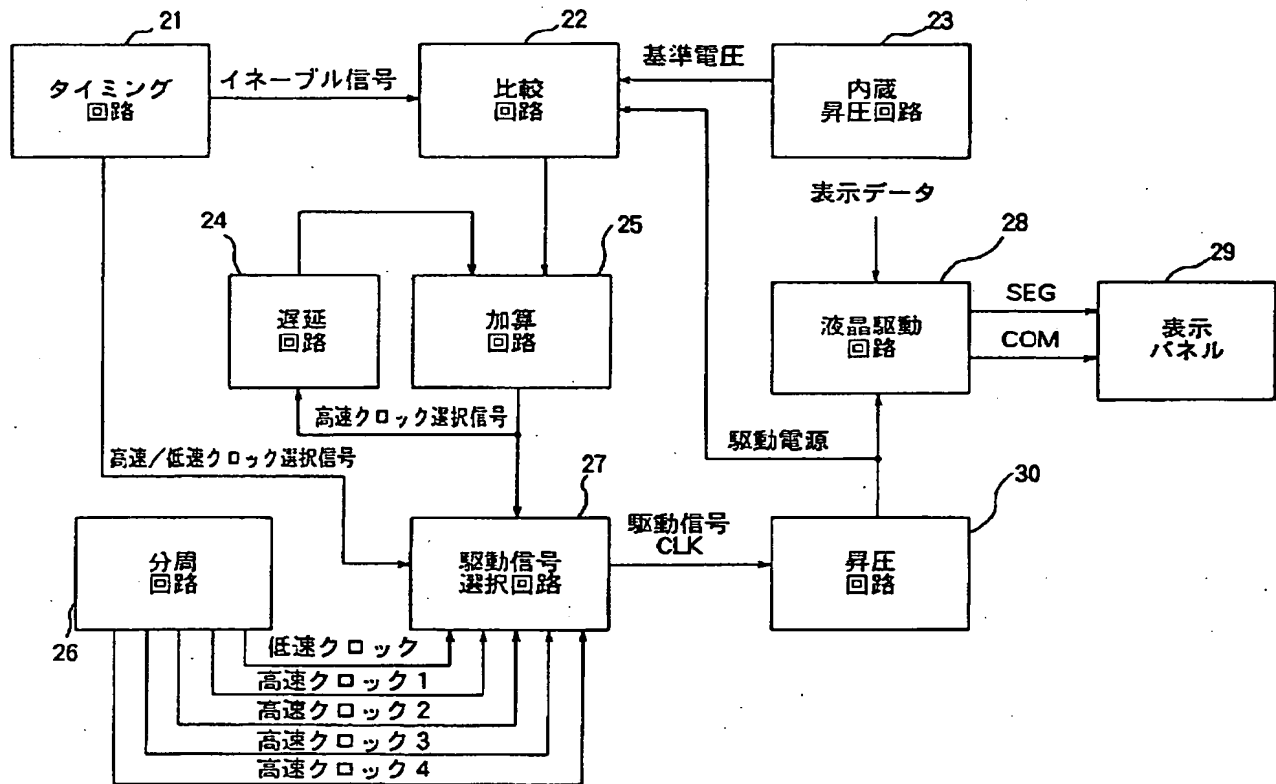


【図6】

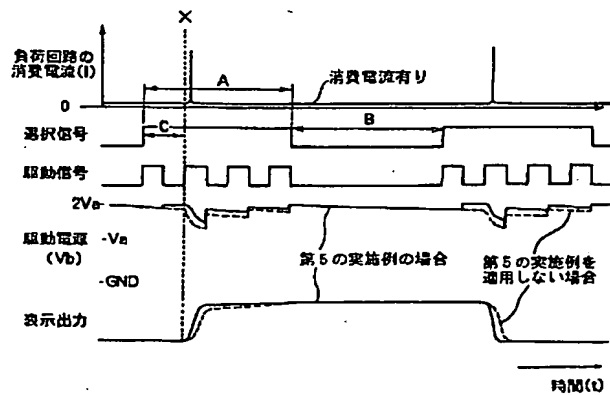


(8)

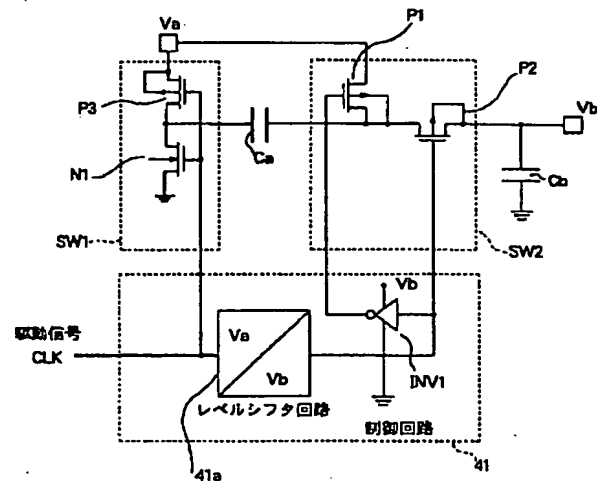
【図5】



【図7】



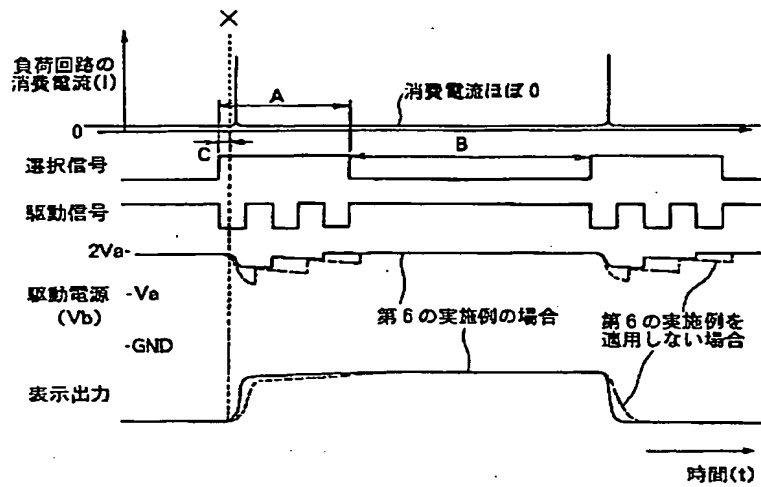
【図10】



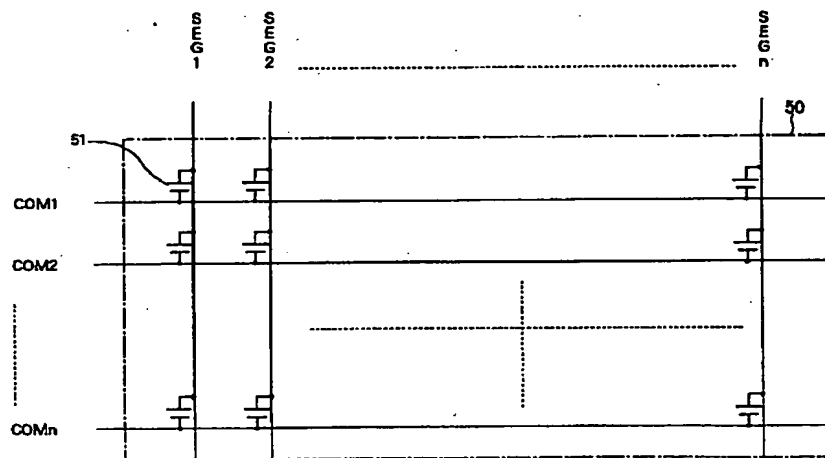


(9)

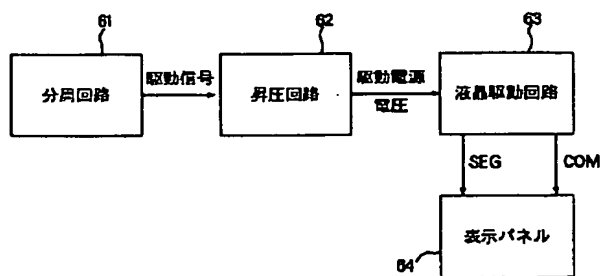
【図8】



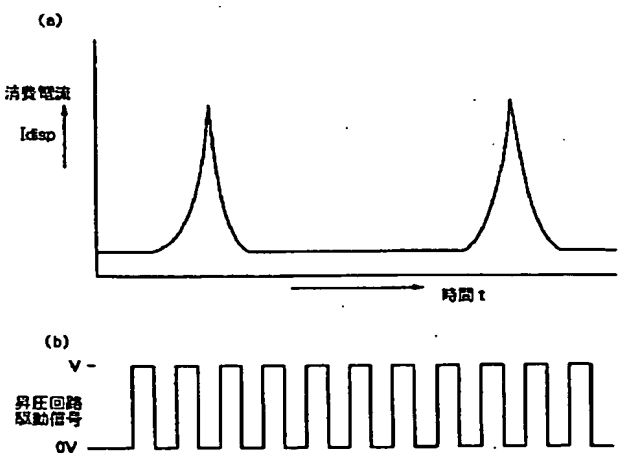
【図11】



【図13】

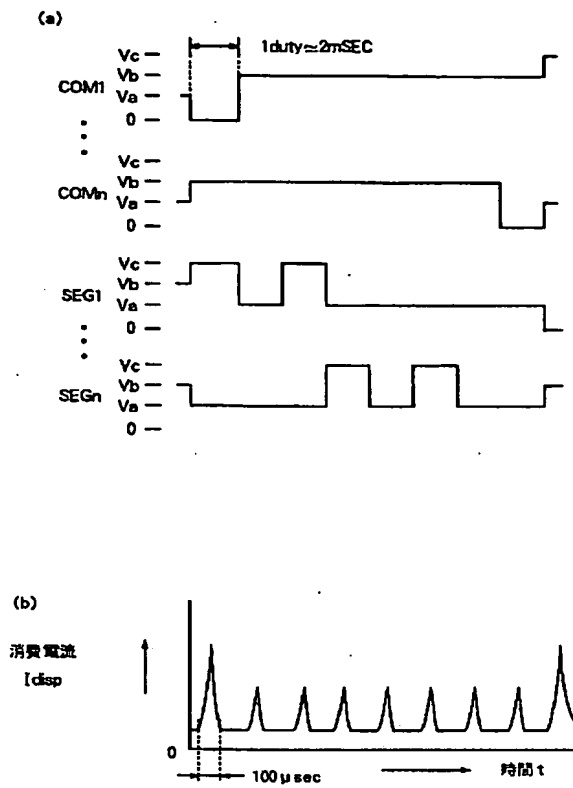


【図14】



(10)

【図12】



フロントページの続き

(72) 発明者 桑 島 康 法  
 神奈川県川崎市川崎区駅前本町25番地 1  
 東芝マイクロエレクトロニクス株式会社内

(72) 発明者 立 花 秀 彦  
 神奈川県川崎市川崎区駅前本町25番地 1  
 東芝マイクロエレクトロニクス株式会社内  
 (72) 発明者 末 田 昭 洋  
 大分県大分市大字松岡3500番地 株式会社  
 東芝大分工場内

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-160215

(43)Date of publication of application : 23.06.1995

(51)Int.Cl.

G09G 3/18  
G02F 1/133  
H02M 3/07

(21)Application number : 05-309076

(71)Applicant : TOSHIBA CORP  
TOSHIBA MICRO ELECTRON KK

(22)Date of filing : 09.12.1993

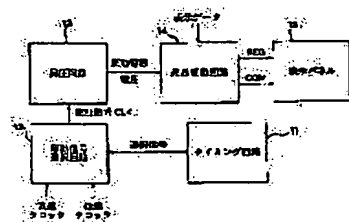
(72)Inventor : KAWASAKI MASAYUKI  
KATSUKI SHUJI  
KUWAJIMA YASUNORI  
TACHIBANA HIDEHIKO  
SUEDA AKIHIRO

## (54) BOOSTER CIRCUIT DEVICE

### (57)Abstract:

PURPOSE: To improve display quality of a liquid crystal and to reduce current consumption.

CONSTITUTION: This device is provided with a liquid crystal driving circuit 14 supplying driving signals SEG and COM to a display panel 15, a timing circuit 11 generating and outputting a selection signal according to the current consumption of the liquid crystal driving circuit 14, a driving signal selection circuit 12 selecting and outputting either one of at least two kinds of driving signals CLK whose frequencies are different from each other based on the selection signal outputted from the timing circuit 11 and a booster circuit 13 imparted with the outputted driving signal CLK and supplying a driving source voltage to the liquid crystal driving circuit 14.



## LEGAL STATUS

[Date of request for examination] 16.09.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3159586

[Date of registration] 16.02.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] The current load circuit where the consumed electric current changes periodically, and the timing circuit which generates and outputs a selection signal according to the consumed electric current of said current load circuit, The driving signal selection circuitry which chooses and outputs either of at least two kinds of driving signals with which frequencies differ based on said selection signal outputted from said timing circuit, The pressure-up circuit apparatus characterized by having the booster circuit which can give said driving signal outputted from said driving signal selection circuitry, and supplies supply voltage to said current load circuit.

[Claim 2] The current load circuit where the consumed electric current changes periodically, and the timing circuit which generates and outputs a selection signal according to the consumed electric current of said current load circuit, Based on said selection signal outputted from said timing circuit, either of at least two kinds of driving signals with which frequencies differ when the consumed electric current of said current load circuit is larger than a predetermined value is chosen and outputted. It is the pressure-up circuit apparatus characterized by having the driving signal selection circuitry which suspends the output of a driving signal when the consumed electric current of said current load circuit is below a predetermined value, and the booster circuit which can give said driving signal outputted from said driving signal selection circuitry, and supplies supply voltage to said current load circuit.

[Claim 3] When the consumed electric current of the current load circuit where the consumed electric current changes periodically, and said current load circuit is larger than a predetermined value, a high-speed clock selection signal is outputted. The timing circuit which outputs a low-speed clock selection signal when the consumed electric current of said current load circuit is below a predetermined value, The low-speed clock which has the 1st frequency when said low-speed clock is outputted from said timing circuit is chosen. The driving signal selection circuitry which chooses either of at least two kinds of high-speed clocks with a frequency higher than said 1st frequency, and is outputted as a driving signal when said high-speed clock is outputted from said timing circuit, The booster circuit which can give said driving signal outputted from said driving signal selection circuitry, and supplies supply voltage to said current load circuit, When said high-speed clock is outputted from said timing circuit, the supply voltage and reference voltage which were outputted from said booster circuit are compared. The pressure-up circuit apparatus characterized by having the control means which controls said driving signal selection circuitry to output what has a high frequency as said driving signal one by one among said high-speed clocks until said supply voltage reached to said reference voltage.

[Claim 4] The timing circuit to which a predetermined period selection signal is outputted from from when earlier than the event of the consumed electric current of the current load circuit where the consumed electric current changes periodically, and said current load circuit increasing, and after said predetermined period progress suspends the output of said selection signal, The driving signal selection circuitry which suspends the output of said driving signal while a driving signal is outputted while said selection signal is outputted from said timing circuit, and said selection signal is not outputted, The pressure-up circuit apparatus characterized by having the booster circuit which can give said driving

signal outputted from said driving signal selection circuitry, and supplies supply voltage to said current load circuit.

---

[Translation done.]

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

**DETAILED DESCRIPTION**

---

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to a thing suitable as a source of current supply to the circuit where consumption of a current is small like a liquid crystal actuation circuit about a pressure-up circuit apparatus.

[0002]

[Description of the Prior Art] Conventionally, 2 double booster circuit with the configuration shown in drawing 9 was used for liquid crystal actuation.

[0003] First, if both the switch SW1 and the switch SW2 are connected to Contact a side, charge  $Qa1 = C_{calcium} \cdot Va$  will be accumulated in capacity calcium. Next, if both the switches SW1 and SW2 are connected to Contact b side, a charge  $Qa1$  will be distributed to capacity calcium and  $Cb$ . Here, supposing capacity calcium and  $Cb$  is the same, the electrical potential difference  $Vb1$  of an output terminal  $Vb$  will become the same as that of an electrical potential difference  $Va$ .

[0004] Next, if both the switches SW1 and SW2 are connected to Contact a side, charge  $Qa2 = C_{calcium} \cdot Va$  will be accumulated in capacity calcium, and charge  $Qb2 = Cb \cdot Va$  will be accumulated in capacity  $Cb$ .

[0005] If switches SW1 and SW2 are connected to Contact b side, a charge will be distributed and the output voltage  $Vb2$  of an output terminal  $Vb$  will serve as  $Vb = 3/2 \cdot Va$ .

[0006] If the above actuation is repeated, output voltage  $Vbn$  ( $n$  is three or more integers) will approach 2 and  $Va$  gradually, and will become almost equal.

[0007] The example which constituted 2 double booster circuit shown in drawing 9 in drawing 10 using the MOS transistor is shown. A switch SW1 consists of a P channel transistor P3 and an N channel transistor N1, and the switch SW2 consists of the P channel transistors P1 and P2. Moreover, these switches SW1 and SW2 have that actuation controlled by the control circuit 41. A control circuit 41 has level-shifter circuit 41a and an inverter INV1, and a driving signal CLK is inputted into it by level-shifter circuit 41a, and it operates.

[0008] Supply voltage  $Va$  is impressed only to Terminal  $Va$ , and an initial state has an output terminal  $Vb$  in a condition equal to touch-down potential in this circuit. A low level is impressed to both the P channel transistor P2 by which the gate was connected to the output terminal of level-shifter circuit 41a, and the P channel transistor P1 by which the gate was connected to the output terminal of an inverter INV1 at the gate, and it is in an ON state. Thereby, an electrical potential difference  $Va$  is outputted from an output terminal  $Vb$ .

[0009] Next, if the potential of a driving signal CLK becomes an electrical potential difference  $V_a$ , this electrical potential difference  $V_a$  will be inputted into level-shifter circuit 41a of the gate and the control circuit 41 of the N channel transistor N1 of a switch SW1. The N channel transistor N1 and the P channel transistor P1 turn on. This condition is [ both ] equivalent to the condition that switches SW1 and SW2 were connected to Contact a side in drawing 9 .

[0010] If a driving signal CLK becomes touch-down potential, the P channel transistor P2 and the P channel transistor P3 turn on, and both the switches SW1 and SW2 will be connected to Contact b side in drawing 9 . By repeating this actuation, as mentioned above, from an output terminal  $V_b$ , an electrical potential difference 2 and an electrical potential difference almost equal to  $V_a$  are outputted.

[0011] The configuration of the equal circuit of a liquid crystal display panel is shown in drawing 11 . The signal line which supplies the liquid crystal driving signal COM 1 – COMn to a display panel 50, and the signal line which supplies a driving signal SEG1 – SEGn are wired in the shape of a matrix. The liquid crystal for 1 pixel exists in the intersection of each signal line, and this is displayed on it as volume load 51.

[0012] The wave of the signal COM 1 – COMn which drive such liquid crystal to drawing 12 (a), and a signal SEG1 – SEGn of operation is shown. Here, an electrical potential difference  $V_a$  is the supply voltage given from the outside as mentioned above, and electrical potential differences  $V_b$  and  $V_c$  are equivalent to the output voltage of 2 double booster circuit and a 3 time booster circuit, respectively.

[0013] The liquid crystal for 1 pixel prepared in the part which the signal line intersected will be in the condition of releasing light, when the potential difference of a driving signal SEG and Signal COM becomes the maximum electrical potential difference  $V_c$ , and in electrical-potential-difference  $V_b - V_c$ , it will be in a cut off state.

[0014] By the way, the consumed electric current  $I_{disp}$  of such a liquid crystal actuation circuit is  $I_{disp} = fD$  since liquid crystal is a capacitive load and CL, and VD. It is expressed by carrying out. However, it is a frequency  $fD$  here. It is the frequency of driving signals COM and SEG, and is capacity CL. It is the capacity which liquid crystal has and is an electrical potential difference VD. Suppose that it is display potential. Thus, since liquid crystal is a capacitive load, only when the potential of driving signals SEG and COM changes like drawing 12 (b), a current flows and a current is consumed.

[0015] Moreover, also when the consumed electric current of a liquid crystal actuation circuit is max and it changes a lot, it is necessary to hold down the output voltage of the booster circuit for supplying a power source to the actuation circuit mentioned above to less than [  $\approx 0.1V$  ] so that display quality may not deteriorate. Then, the value of capacity calcium and  $C_b$  and the frequency of the driving signal of a booster circuit must be set up so that such conditions may be fulfilled.

[0016] The consumed electric current  $I_p$  in the booster circuit shown in drawing 10 is  $I_p = fCLK$  and  $C_p - ****$ . -- (1)

Thus, it can express.

[0017] Here, it is  $fCLK$ . It is the frequency of a pressure-up driving signal,  $C_p$  is a capacity which is parasitic on capacity calcium, a control circuit 41, and switches SW1 and SW2, and  $****$  presupposes that it is supply voltage.

[0018] As mentioned above, an actuation circuit and a booster circuit are expressed as  $f-C-V$ , and the magnitude of the consumed electric current needs to fulfill the following conditions, in order to make the range of fluctuation of display supply voltage into less than [  $\approx 0.1V$  ].

[0019] Frequency  $fCLK$  of the frequency  $fD$  < booster circuit driving signal of the actuation circuit driving signals COM and SEG -- (2)

Capacity of a liquid crystal capacity  $CL$  < booster circuit -- (3)

This condition shows that the rate that the consumed electric current of a booster circuit occupies to the whole consumed electric current is large.

[0020]

[Problem(s) to be Solved by the Invention] However, as conventionally shown in drawing 13 , the driving

signal outputted from a frequency divider 61 was uniformly given to the booster circuit 62. For this reason, as shown in drawing 1414, irrespective of the value of the consumed electric current  $I_{disp}$ , the frequency of a driving signal is fixed and the consumed electric current was not able to be reduced. [0021] This invention was made in view of the above-mentioned situation, and it aims at offering the pressure-up circuit apparatus which can reduce the consumed electric current, without reducing the display quality of liquid crystal.

[0022]

[Means for Solving the Problem] The current load circuit where, as for the pressure-up circuit apparatus of this invention, the consumed electric current changes periodically, The timing circuit which generates and outputs a selection signal according to the consumed electric current of said current load circuit, The driving signal selection circuitry which chooses and outputs either of at least two kinds of driving signals with which frequencies differ based on said selection signal outputted from said timing circuit, Said driving signal outputted from said driving signal selection circuitry can be given, and it is characterized by having the booster circuit which supplies supply voltage to said current load circuit.

[0023]

[Function] By the driving signal of a different frequency according to the consumed electric current of a current load circuit being chosen, and a booster circuit being given, the consumed electric current in a booster circuit is reduced, and the whole consumed electric current is reduced.

[0024]

[Example] Hereafter, one example of this invention is explained with reference to a drawing. The configuration of the pressure-up circuit apparatus by the 1st example of this invention is shown in drawing 1. The data which a display panel 15 should display are inputted into the liquid crystal actuation circuit 14, and it gives driving signals SEG and COM to a display panel 15, and is driven. A booster circuit 13 can give the supply voltage which is not illustrated, and gives it to the liquid crystal actuation circuit 14 by making into actuation supply voltage what carried out pressure up. Although a booster circuit 13 has actuation controlled by the driving signal, this driving signal is outputted from the driving signal selection circuitry 12.

[0025] The high-speed clock signal and low-speed clock signal with which frequencies differ are inputted into the driving signal selection circuitry 12. A driving signal selection circuitry chooses either among the inputted high-speed clock signal and a low-speed clock signal based on the selection signal given from a timing circuit 11, and outputs it to a booster circuit 13 as a driving signal CLK.

[0026] As shown in drawing 2 (a) and (b), when the consumed electric current  $I_{disp}$  of the liquid crystal actuation circuit 14 is large, a high-speed clock signal is outputted to a booster circuit 13 as a driving signal CLK from the driving signal selection circuitry 12, and when the consumed electric current  $I_{disp}$  is small, a timing circuit 11 outputs a selection signal so that a low-speed clock signal may be outputted. When the potential of the driving signals SEG and COM outputted from the liquid crystal actuation circuit 14 specifically changes, the current  $I_{disp}$  consumed in this circuit 14 becomes large. Then, according to change of the potential of these signals SEG and COM, a timing circuit 11 generates and outputs a selection signal.

[0027] The consumed electric current of a booster circuit 13 can be made small by changing the frequency of the driving signal CLK supplied to a booster circuit 13 like this example according to the size of the consumed electric current  $I_{disp}$  of the liquid crystal actuation circuit 14. As mentioned above, the current consumed in a booster circuit 13 has the large rate of occupying to the whole consumed electric current, and according to this example, the whole consumed electric current can be reduced substantially.

[0028] The pressure-up circuit apparatus by the 2nd example of this invention is equipped with driving signal selection-circuitry 12a as shown in drawing 3. As compared with the driving signal selection circuitry [ in / in this driving signal selection-circuitry 12a / the 1st example ] 12, two or more high-speed clocks 1 and 2 with which frequencies differ, --, the point that n (n is one or more integers) is

inputted with a low-speed clock are different. And based on the selection signal given from the timing circuit 11, any one of the high-speed clocks 1 and 2, ..., n, and low-speed clocks is outputted as a driving signal CLK. By change of the level of the driving signals SEG and COM outputted from the liquid crystal actuation circuit 14, a difference arises in the magnitude of the consumed electric current in the liquid crystal actuation circuit 14. Then, when the consumed electric current is the largest, the high-speed clock n with the highest frequency is chosen, and when the consumed electric current is the smallest, a low-speed clock is chosen. In the middle field, either of the high-speed clocks one to n-1 is chosen according to the magnitude of the consumed electric current.

[0029] The pressure-up circuit apparatus by the 3rd example of this invention is equipped with driving signal selection-circuitry 12b shown in drawing 3. A low-speed clock is not inputted but only two or more high-speed clocks are inputted into this driving signal selection-circuitry 12b. With this pressure-up circuit apparatus, reduction of the consumed electric current is in drawing by the level of driving signals SEG and COM not changing, but stopping actuation of a booster circuit 13, when the consumed electric current of the liquid crystal actuation circuit 14 is small. Then, when the consumed electric current is small, based on the selection signal from a timing circuit 13, the driving signal which fixed level from the driving signal selection circuitry 12 is given to a booster circuit 13, and pressure-up actuation of a booster circuit 13 stops. When the consumed electric current is large, any or the optimal thing is chosen among two or more high-speed clocks inputted into the driving signal selection circuitry 12, and it is outputted to a booster circuit 13 as a driving signal CLK.

[0030] Here, pulse width duty of driving signals SEG and COM which drives a display panel 15 changes with the potentials. Like the driving signal COM 1 shown in drawing 12 (a) - COMn, SEG1 - SEGn, when level is divided into the three-stage, pulse width dut(ies) are about 2 msec(s). Therefore, as for this driving signal COM 1 - COMn, SEG1 - SEGn, level changes an about 2 msec period. And the consumed electric current  $I_{disp}$  in the liquid crystal actuation circuit 14 is about 100microsec, when a driving signal COM 1 - COMn, SEG1 - SEGn change, as shown in drawing 12 (b). It increases over a period.

[0031] If the level of a driving signal COM 1 - COMn, SEG1 - SEGn does not change, but pressure-up actuation of a booster circuit 13 is stopped according to the 3rd example of this invention when there is little consumed electric current of the liquid crystal actuation circuit 14, the consumed electric current of a booster circuit 14 can be held down to abbreviation 1/20.

[0032] Next, the configuration of the pressure-up circuit apparatus by the 4th example of this invention is shown in drawing 5. It is also making into the object to raise the display quality other than the object that this 4th example controls the consumed electric current. If the actuation supply voltage outputted from a booster circuit is sharply changed as mentioned above, display quality will deteriorate. For this reason, it is desirable to make quick the frequency of the driving signal which needs to hold down the range of fluctuation of actuation supply voltage to  $\pm 0.1V$ , and is given to a booster circuit 30.

[0033] So, at this example, when making it display on a display panel (i.e., when the consumed electric current of the liquid crystal actuation circuit 28 is large), according to the value, the driving signal CLK with a high frequency is given to a booster circuit one by one, and a driving signal with a low frequency is given with a value with the small consumed electric current at the fixed time. This has realized both control of the consumed electric current in a booster circuit, and prevention of degradation of display quality.

[0034] This example is equipped with the comparison circuit 22, the delay circuit 24, the adder circuit 25, and frequency divider 26 other than a display panel 29, the liquid crystal actuation circuit 28, the built-in booster circuit 23, a booster circuit 30, the driving signal selection circuitry 27, and a timing circuit 21.

[0035] A frequency divider 26 outputs the low-speed clock and the high-speed clocks 1-4 with which a basic clock can be given and frequencies differ. This low-speed clock and the high-speed clocks 1-4 are inputted into the driving signal selection circuitry 27. The driving signal selection circuitry 27 chooses a low-speed clock or the high-speed clocks 1-4 based on the high speed / low-speed clock selection signal outputted from a timing circuit 21. Furthermore, when the high-speed clocks 1-4 are chosen, it is



based on the high-speed clock selection signal outputted from an adder circuit 25, and chooses whether it is a gap.

[0036] Here, a high-speed clock selection signal is generated as follows. A timing circuit 21 generates a high-speed clock selection signal, when making it display by outputting a low-speed clock selection signal while not displaying a screen on a display panel 29. When the level of the driving signals SEG and COM given to a display panel 29 specifically changes from the liquid crystal actuation circuit 28 as mentioned above and the consumed electric current in the liquid crystal actuation circuit 28 increases, a high-speed clock selection signal is outputted. Furthermore, an enable signal is outputted to a comparison circuit 22 at this time.

[0037] A comparison circuit 22 compares the reference voltage which the built-in booster circuit 23 outputted with the actuation supply voltage outputted from the booster circuit 30, and gives the compared result to an adder circuit 25. Pressure up of the actuation supply voltage outputted from the booster circuit 30 is not fully carried out yet, but while it is lower than reference voltage, an adder circuit 25 is ordered to perform addition. Thereby, it starts from the high-speed clock 1, and an adder circuit 25 outputs the high-speed clocks 2 and 3 with a high frequency, and a high-speed clock selection signal which chooses -- to the driving signal selection circuitry 27 one by one through a delay circuit 24. If the frequency of the driving signal outputted from the driving signal selection circuitry 27 becomes high, the current serviceability of a booster circuit 30 will go up. Consequently, display quality improves.

[0038] If pressure up of the actuation supply voltage is fully carried out and it reaches reference voltage, the instruction which stops addition to an adder circuit 25 will be given, and a command will go down to the driving signal selection circuitry 27 from a comparison circuit 22 so that the high-speed clock at this event may be outputted.

[0039] Thus, the driving signal of a frequency high when making it display on a display panel 29 is given to a booster circuit 30, when raise display quality and not displaying it, the driving signal of a low frequency is given to a booster circuit 30, and the consumed electric current in a booster circuit 30 is reduced. Both the improvement in display quality and reduction of the consumed electric current can be attained because the driving signal which has the optimal frequency at each event gives a booster circuit 30.

[0040] Next, the 5th example of this invention is explained. The potential of the actuation supply voltage outputted from a booster circuit is stabilized by this example, it aims at display quality improving, and is equipped with the configuration as shown in drawing 6. Here, as compared with the 1st example shown in drawing 1, generation of the selection signal which a timing circuit 31 outputs to the driving signal selection circuitry 12 differs.

[0041] Relation with the display output in the actuation supply voltage outputted to drawing 7 from the consumed electric current of the liquid crystal actuation circuit 14 in this example, and the selection signal outputted from a timing circuit 31, the driving signal CLK outputted from the driving signal selection circuitry 12 and a booster circuit 13 and a display panel 15 is shown. Here, Period B shall be a period when the driving signals SEG and COM given to a display panel 15 do not change, and the consumed electric current in the liquid crystal actuation circuit 14 shall exist to some extent further.

[0042] In X, the consumed electric current is increasing among drawing at the event. At this event, X corresponds, when the level of the driving signals SEG and COM given to a display panel 15 is changing.

[0043] the 1st - the 4th example -- an event -- X or subsequent ones -- a display -- carrying out -- predetermined -- a period -- setting -- a selection signal -- high-level -- becoming -- a driving signal CLK -- outputting -- having . In this case, actuation supply voltage takes time amount for a display output to also reach desired level, without fully reaching to required level, as shown by the drawing middle point line.

[0044] on the other hand -- the 5th example -- a selection signal -- an event -- from [ when only a period C is earlier than X ] -- high-level -- changing -- this event to the driving signal CLK --

outputting -- having . Here, the longer one of Period C is desirable more than the half period of a driving signal. Thus, the level of the actuation supply voltage which fell during Period B reaches level sufficient at the event X by only a period C being quick and giving a driving signal CLK to a booster circuit 13. Consequently, the responsibility of a display output improves.

[0045] The 6th example of this invention is applied when the consumed electric current in Period B is very small, as shown in drawing 8 . the period C shorter than the 5th example in this example -- an event -- to [ when quicker than X ] the driving signal CLK -- outputting -- having . This period C is set up at least shorter than the half period of a driving signal CLK.

[0046] Furthermore, in the 5th example, the period of B with the to some extent small consumed electric current holds the driving signal CLK to a low level. Thereby, the consumed electric current can be reduced more. In the 6th example, Period B holds the driving signal CLK high-level. By this, in drawing 9 , switches SW1 and SW2 were connected to Contact b side, and the electrical potential difference of  $2V_a(s)$  will be outputted by capacity calcium and  $C_b$  from  $V_b$ . For this reason, the level of actuation supply voltage does not fall between Periods B, but it is high-level and is held. the period C which outputs CLK by this is short -- an event -- X -- it can set -- actuation -- supply voltage -- enough -- pressure up -- it can reach to the level carried out and the responsibility of a high display output can be acquired.

[0047] The example mentioned above is an example, and does not limit this invention, and various deformation is possible for it. The driving signal which a driving signal selection circuitry chooses according to the selection signal given from the timing circuit should just be chosen from two or more kinds of things from which a frequency differs.

[0048]

[Effect of the Invention] As explained above, the pressure-up circuit apparatus of this invention is that the driving signal with which frequencies differ according to the consumed electric current of a current load circuit is chosen, and a booster circuit is given, and the consumed electric current in the booster circuit which is occupied to the whole consumed electric current and where a rate is high is reduced.

---

[Translation done.]7

#### \* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

#### DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The block diagram having shown the configuration of the pressure-up circuit apparatus by the 1st example of this invention.

[Drawing 2] The timing diagram which showed the relation of the consumed electric current and the driving signal CLK in this pressure-up circuit apparatus.

[Drawing 3] The block diagram having shown the driving signal selection circuitry in the pressure-up circuit apparatus by the 2nd example of this invention.

[Drawing 4] The block diagram having shown the driving signal selection circuitry in the pressure-up circuit apparatus by the 3rd example of this invention.

[Drawing 5] The block diagram having shown the configuration of the pressure-up circuit apparatus by the 4th example of this invention.

[Drawing 6] The block diagram having shown the configuration of the pressure-up circuit apparatus by the 5th example of this invention.

[Drawing 7] The consumed electric current in this pressure-up circuit apparatus, a selection signal, a driving signal, actuation supply voltage, the timing diagram that showed the relation of a display output.

[Drawing 8] The consumed electric current in the pressure-up circuit apparatus by the 6th example of this invention, a selection signal, a driving signal, actuation supply voltage, the timing diagram that showed the relation of a display output.

[Drawing 9] The circuit diagram having shown the configuration of the conventional pressure-up circuit apparatus.

[Drawing 10] The circuit diagram having shown the detailed configuration of this pressure-up circuit apparatus.

[Drawing 11] The circuit diagram having shown the configuration of the equal circuit of a liquid crystal display panel.

[Drawing 12] The timing diagram which showed the relation between the signal which drives this liquid crystal display panel, and the consumed electric current in a liquid crystal actuation circuit.

[Drawing 13] The circuit diagram having shown the configuration of the conventional pressure-up circuit apparatus.

[Drawing 14] The timing diagram which showed the relation between the consumed electric current of the liquid crystal actuation circuit in this pressure-up circuit apparatus, and the driving signal supplied to a booster circuit.

[Description of Notations]

11 Timing Circuit

12, 12a, 12b Driving signal selection circuitry

13 Booster Circuit

14 Liquid Crystal Actuation Circuit

15 Display Panel

21 31 Timing circuit

22 Comparison Circuit

23 Built-in Booster Circuit 23

24 Delay Circuit

25 Adder Circuit

26 Frequency Divider

27 Driving Signal Selection Circuitry

28 Liquid Crystal Actuation Circuit

29 Display Panel

30 Booster Circuit

---

[Translation done.]

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**